

2017 KNOM Workshop

- 일시 : 2017년 12월 15일(금요일) 13:00 ~ 18:00
- 장소 : 서울 (신촌) 연세대학교 공학원 372호 (정문 왼쪽 첫 건물)
- 워크샵 운영 위원회 : 석승준, 최태상, 주홍택, 정종문, 김윤희, 김명섭, 최미정

■ Workshop Program

13:00 - 13:20	개 회 식	
	환영사	최태상 박사 (KNOM 회장)
	사 회	석승준 교수 (KNOM 총무)
13:20 - 16:00	초청 특강	
13:20 - 14:40	“Blockchain의 Networking 이슈와 Networking을 위한 Blockchain 기술”	전우직 박사 (KAIST)
14:40 - 16:00	“Programming the Network Data Plane”	김창훈 박사 (Barefoot Networks)
16:00 - 16:30	휴 식	
16:30 - 17:00	KNOM 운영위원회	
	2017년 사업성과 보고	석승준 교수 (KNOM 총무)
	2018년 사업계획 보고	석승준 교수 (KNOM 총무)
	2017년 결산 및 2018년 예산 보고	최미정 교수 (KNOM 재무)
	KNOM 운영위원회 개편	최태상 박사 (KNOM 회장)
	KNOM 발전방안 토의	최태상 박사 (KNOM 회장)
17:00 -	만 찬	

- 등록 안내
 - 등 록 비 : 무료
- 만찬 안내
 - 송년회 장소는 추후 공지 예정

워크샵 발표 소개

특강 1	
제 목	Blockchain의 Networking 이슈와 Networking을 위한 Blockchain 기술
발표자	전우직 박사
소 속	KAIST 초빙교수

요 약

블록체인은 네트워크를 통한 분산 환경에서 동작하는 응용임에도 불구하고 블록체인을 위한 네트워크 연구 이슈들은 관심을 받지 못하고 있다. 본 발표에서는 블록체인에서 요구되는 다양한 네트워크 기능들을 살펴보고 블록체인을 위한 새로운 네트워크 구조의 연구 방향에 대하여 논의한다. 또한 현재의 IP기반 인터넷의 보안 문제를 해결하기 위하여 Blockchain기술을 활용하여 신뢰기반 네트워크로 진화할 수 있는지에 대하여 논의한다.

특강 2	
제 목	Programming the Network Data Plane
발표자	김창훈 박사
소 속	Barefoot Networks (Senior Director of Architecture)

요 약

We all know how to program CPUs, making it easy to prototype new ideas, build new applications, and share them with others. Today it is commonplace to *program* not just CPUs, but almost any domain-specific processors, such as GPUs, DSPs, and even machine-learning accelerators (e.g., TPUs). Unfortunately networking has long been an exception to this trend; the network data plane -- packet processing -- has been dictated by *fixed-function* switching chips, which help up innovations in the fields of networking, computing, and storage all together.

But this is changing quickly. The new PISA (Protocol-Independent Switch Architecture) ASICs promise multi Tb/s of packet processing with uncompromised programmability. P4, a new domain-specific high-level language designed for networking, additionally allows network engineers and developers to program PISA chips and other types of programmable packet-processing devices (e.g., FPGAs, NPU, and S/W switches) in a declarative and intuitive fashion. PISA and P4 will entirely change the way people design, build, and run not just their networks, but their distributed systems and applications as well.

In this talk, I'll first explain what PISA and P4 are, how they work, what kinds of design principles they are built on, and why they are made possible now. I'll also introduce a few killer applications of these technologies. Then I'll characterize PISA as a "*relentless I/O-event execution machine*" and show how this characterization opens up possibilities for joint-engineering a network and the distributed applications running on the network. I'll conclude my talk by introducing a few such exciting examples.
